**报价单**

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **项目名称** | **项目采购需求** | | | **供应商响应情况** | | **数量** | **单位** | **单价（元）** | **总价 (元）** |
| **八通道多频接收中频模组试制采购** | **指标 要求** | **设计指标** | **要求** | **供应商响应指标参数** | **偏离情况** | **1** | **台** |  |  |
| AD采集通道数量 | 8路 |  |  |
| AD采样速率 | 250MSPS |  |  |
| AD采样量化位数 | 16bit |  |  |
| AD增益范围 | 20dB~70dB |  |  |
| AD采样模拟带宽 | 1000MHZ |  |  |
| AD通道噪声系数 | 1.3dB |  |  |
| DA输出通道数量 | 2路 |  |  |
| DA转换速率 | 800MSPS |  |  |
| 输入电压 | 5V |  |  |
| 操作系统 | LINUX |  |  |
| 内存空间 | 8Gbit |  |  |
| 硬盘空间 | 256Gbit |  |  |
| falsh空间 | 512Mbit |  |  |
| 工作环境 | -20℃~+60℃ |  |  |
| 通讯方式 | 千兆网口， GPIO，RS422 |  |  |
| **关键材料** | **名称** | **规格/参数要求** | **供应商响应规格/参数** | **偏离情况** |
| 数字信号处理器 | * + - 1. Programmable Logic Cells ：444,000       2. Look-Up Tables:277,400       3. Flip-Flops:554,800       4. Block RAM:26,500,000bit       5. DSP Slices:2,020       6. Peak DSP:2,622       7. ARM Cortex-A9 MPCore:双核       8. Maximum Frequency:800MHz       9. L1 Cache 32 KB Instruction, 32 KB data per processor       10. L2 Cache 512 KB       11. On-Chip Memory 256 KB |  |  |
| 时钟处理器 | * + - 1. 双环PLLATINUM锁相环(PLL) 架构       2. RMS：100fs RMS 抖动（12kHz 至20MHz）频率       3. VCO 频率范围为2370MHz 至2600MHz       4. 标准化1Hz (PLL) 噪底为 -227dBc/Hz       5. 相位检测器速率最高可达155MHz       6. 集成低噪声压控振荡器(VCO)       7. 固定或可动态调节的精密数字延迟       8. 三个具有LOS 的冗余输入时钟 |  |  |
| 数模转换器 | * + - 1. 16 位分辨率       2. 最大时钟速率：250MSPS       3. 支持高阻抗输入的模拟输入缓冲器       4. 功率功耗：每通道820mW       5. 间隙抖动：85 fs       6. 通道隔离：100dB       7. 信噪比(SNR)：73.2dBFS |  |  |
| **其他事项要求** | **要求** | | **响应情况** | **偏离情况** |
| 1、采集设备研制完成后，按国标进行湿热、温度试验。 | |  |  |
| 2、采集设备研制完成后，进行24h的老化试验。试验采用不断电的方式进行，每隔4h测试一次，保证24h设备正常可靠性。 | |  |  |
| 3、运输时采用外包装，包装箱内由弹性材料填充，在箱体跌落时对设备提供缓冲。 | |  |  |
| **合计（元）** | | | | | |  | | | |

以上报价含货物及其附件的设计、采购、制造、检测、试验、运输、保险、仓储、税费以及现场落地、安装及安装耗损、调试、验收、培训、技术服务（包括技术资料、图纸的提供）、试验场地、测试报告等质保期内的售后服务保障等所有费用。

供货期：

付款方式：

质保期：

单位名称（加盖公章）：

报价时间：